

次世代省電力・小型デバイス設計の道を拓く
～計算機シミュレーションにより、
電子デバイス中の電子の流れを原子・電子スケールで高精度に解明～

研究成果のポイント

1. 電子の流れを原子・電子スケールで高速・高精度に予測する計算技術を開発しました
2. シリコンカーバイド(SiC)デバイス界面での電子の流れる通路に着目した第一原理シミュレーションを、世界で初めて行い、デバイスの性能を低下させる新たな要因を発見しました
3. SiC パワーデバイスの性能向上と、その計算技術を他のデバイスへ適用する道が拓けました

筑波大学計算科学研究センターの小野倫也准教授らは、電子デバイス中の電子の流れを原子・電子のスケールから高速・高精度に予測できる計算方法を開発しました。さらに、次世代省エネパワーデバイスとして有力な候補である、シリコンカーバイド(SiC)デバイスにおける内部の界面での電子の流れる通路に着目した第一原理シミュレーションを世界で初めて行うことで、SiCデバイスの性能を低下させる要因のひとつを発見しました。

エネルギー利用の効率向上において限界を迎えている従来のシリコン(Si)に比べ、SiCはバンドギャップが大きいことから、高電圧高温下で利用されるパワーデバイスへの応用が期待されています。しかし、SiCを用いて作成したデバイスは、結晶に比べて電気抵抗が極めて大きく、オン/オフを切り替えるための電圧(しきい電圧)が不安定という課題があり、その原因はSiC基板とゲート絶縁膜との接合面近くに生じる界面欠陥であると考えられていました。この課題を解決するには、デバイス中のSiCとゲート絶縁膜との間の電子の流れの解明が必要でした。しかしこのような原子・電子スケールでの現象を実験のみで明らかにすることは容易ではない上、従来の理論計算手法では、計算量や計算精度の制約から、界面での電子の流れを解析することは困難でした。

本研究では、小野准教授らが開発した新たな理論計算手法「実空間差分法に基づく第一原理シミュレーションコードRSPACE」を数理研究グループと協力して高速化し、超並列計算機を活用してデバイス中の電子の流れを原子・電子スケールで高速・高精度に予測できる新たな計算技術を開発しました。そして、スーパーコンピュータ「京」などを用いてシミュレーションを行い、デバイス作成過程でSiC界面へ酸素原子が侵入することによってSiC内部の電子の通路が破壊され、界面欠陥が生じない場合でも電気抵抗が増大することを発見しました。

本研究成果は、SiCパワーデバイス界面の作製にあたって従来考慮されてこなかったSiCへの酸素原子侵入を、界面欠陥が生じない場合でも抵抗増大の要因として追加検討する必要があることを示しています。酸素原子侵入による通路の破壊を抑えることができれば、電気抵抗を低く抑え、エネルギー利用の高効率化が期待されます。

本研究成果は、米国物理学協会発行の「Physical Review B Rapid Communications」のオンライン速報版で2017年1月26日(米国東部時間)に公開されます。

* 本研究は、国立研究開発法人 科学技術振興機構が助成する戦略的創造研究推進事業 個人型研究(さががけ)研究領域「エネルギー高効率利用と相界面」(研究総括:花村克悟 東京工業大学・教授)の研究課題「計算科学的手法による省電力・低損失デバイス用界面のデザイン」(研究者:小野倫也)(研究期間:平成25~28年度)によって実施されました。本研究のシミュレーションの一部は、文部科学省ポスト「京」重点課題7「次世代の産業を支える新機能デバイス・高性能材料の創成」(CDMSI)(統括責任者:常行真司東京大学教授)の一環として、理化学研究所のスーパーコンピュータ「京」を用いて実行しました(課題番号:hp160228)。

研究の背景

電力変換時においては、約10%のエネルギーが熱として失われています。これは、エネルギー利用の高効率化を図る上で解決すべき重要な課題です。電力供給設備や工場設備、電車、電気自動車などで電力変換の用途に使われるパワーデバイスには、従来はシリコン(Si)が用いられています。しかし、Siパワーデバイスの効率向上は限界にきており、Siに代わるデバイス材料の候補としてシリコンカーバイド(SiC) 注1)が注目されています。しかし、SiCを用いたデバイスの本格普及には、動作時の大きな電気抵抗と不安定なオン/オフ切り替え電圧(しきい電圧) 注2)の改善が課題です。

SiやSiCデバイスは、熱酸化などによって基板の上に二酸化ケイ素(SiO₂)のゲート絶縁膜 注3)を形成します。その際、基板とゲート絶縁膜の間には原子スケールでの様々なタイプの界面欠陥が生じやすく、デバイスの性能を低下させると考えられています。そのため、SiCデバイス性能向上のために、界面欠陥のタイプと電気抵抗増大やしきい電圧不安定性の関係を明らかにすることが強く望まれていました。

しかし、界面における原子スケールでの電気抵抗増大メカニズムを実験的アプローチのみで解明することは容易ではありません。一方、理論計算の分野では、材料としてのSiやSiCの違いを、量子力学の第一原理に基づいたシミュレーション 注4)で明らかにする研究が積極的に行われてきました。しかし、界面における原子・電子スケールでの電子の流れを第一原理シミュレーションで予測することは、計算量や計算精度の制約から、従来の数値計算手法では実現が困難でした。そこで、デバイス中の電子の流れを第一原理に基づいて高速・高精度に予測できる新しい計算技術の構築が必要とされていました。

研究内容と成果

本研究では、まず、電子デバイスを流れる電流の第一原理シミュレーションを実現するにあたり、小野准教授らが開発してきた高速数値計算の手法である「実空間差分法 注5)に基づく第一原理シミュレーションコードRSPACE」を、数理分野の研究グループと協力して改良し、最大22倍に高速化しました。この実空間差分法に基づく数値計算法は、スーパーコンピュータ「京」のような超並列計算機での実行に適したアルゴリズムになっており、そうした超並列計算機を用いることで高速計算が可能となります。本研究ではこの利点を活用し、従来の計算手法では困難だったSiCデバイス界面での電子の流れる通路に着目した第一原理シミュレーションを、世界で初めて行いました。

本研究で対象としているSiCを用いるトランジスタは、図1に示すようにソース電極から入力した電流をドレイン電極から出力する際に、ゲート電極に電圧をかけることで、オン/オフするものです。本研究は、このSiCを用いたトランジスタに関して、小野准教授らが開発した計算手法を用いて、図2のように熱酸化時にSiC基板のpウェル領域とゲート

絶縁膜との界面に侵入した酸化ガスの酸素原子や界面に生成される欠陥が、電気抵抗に与える影響を調べたものです。

図3は、酸素原子の侵入や界面欠陥のない理想的な界面と、理想的な界面に酸素原子が侵入した界面、酸素原子侵入後に欠陥ができた界面の単位長さあたりの電気抵抗の比を示しています。この結果より、界面欠陥生成による電気抵抗の増大は、酸素原子の侵入による電気抵抗の増大に比べて極めて小さいことがわかります。さらに、界面欠陥の生成は酸素原子侵入に対して10,000分の1以下の頻度でしか起こらないことが知られており、界面への酸素原子侵入は、界面欠陥を生じない場合でも界面の電気抵抗に影響を与える可能性があることが示されています。

このような界面に高頻度で起こる酸素原子侵入が電気抵抗を増大させるメカニズムは、従来のSiデバイスでは検討されてこなかった現象であり、SiCデバイスの電気抵抗の改善には、従来のSiデバイスでは考慮されてこなかった要因も追加検討する必要があることを意味します。

今後の展開

計算科学手法を用いたデバイス界面での第一原理電流シミュレーション技術を活用することで、電気抵抗の小さいSiCパワーデバイス用界面を設計すれば、SiCパワーデバイスの性能向上と普及を妨げている界面の電気抵抗の問題を解決することができます。そして、電気抵抗の小さい界面を用いれば、SiCの高い電子移動度、高い絶縁破壊電圧という利点を活かして、デバイスのエネルギー損失をSiの100分の1とも言われる理想値に近づけることができます。また、本研究で開発した実空間差分法に基づく第一原理シミュレーションコードRSPACEは、他の材料を用いたデバイスや他用途のデバイス用界面設計にも適用できる汎用性を持ち合わせています。高精度な第一原理シミュレーションとポスト「京」コンピュータの組み合わせで、実験のみでは明らかにすることが困難な現象を予測することにより、超低消費電力デバイスの開発がさらに促進することが期待されます。

参考図

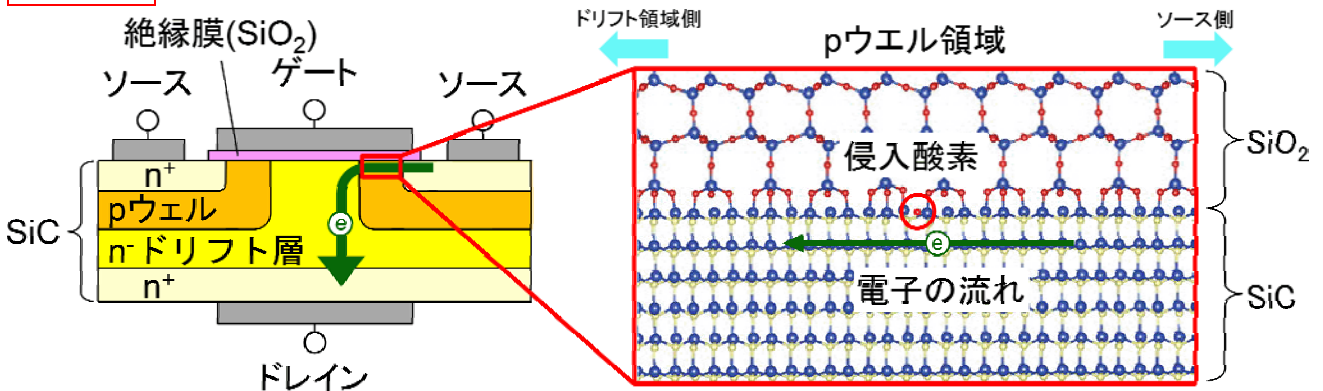


図1 SiCデバイスの模式図と計算モデル。ソースから流れ込んだ電子は、pウェル領域のSiC/SiO₂界面部を通過し、ドリフト層に流出する。右図は、左図の赤枠で囲った部分を拡大した第一原理シミュレーション用のモデルを示している。赤球が酸素原子、青球がシリコン原子、白球が炭素原子である。

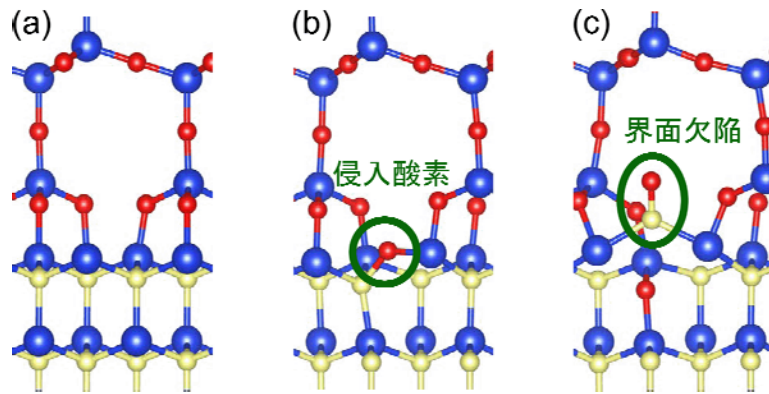


図2 本研究でのシミュレーションに用いた界面近傍の原子構造。(a) 理想的な表面。(b) 酸素原子が1個侵入した界面。(c) 酸素原子2個侵入後に界面欠陥ができた界面。酸素原子侵入や欠陥生成により、界面が原子スケールで平坦でなくなる。

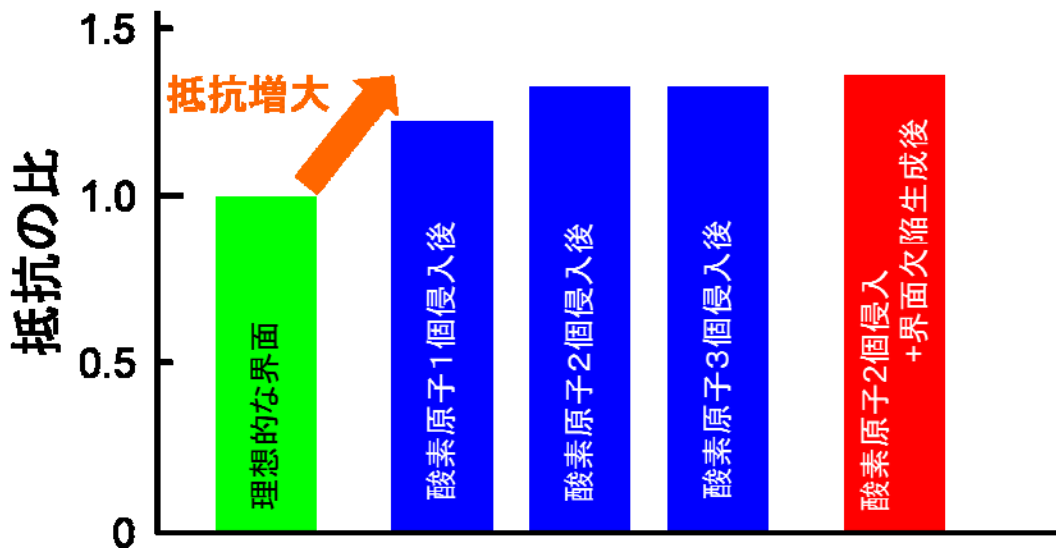


図3 酸化による酸素原子の侵入も界面欠陥もない理想的な界面と、酸素原子侵入のみ及び酸素原子侵入と界面欠陥生成後の界面における単位長さあたりの電気抵抗の比較。シミュレーションによる理想的な界面の電気抵抗結果を1とし、他の界面の電気抵抗のシミュレーション結果を比で示している。酸素原子が侵入した界面や界面欠陥がある界面は、電気抵抗が理想的な界面に比べ約1.3倍に増大するが、両者の電気抵抗に顕著な差はない。界面欠陥生成は酸素原子侵入に対して10,000分の1以下の頻度であることから、酸素原子侵入は界面欠陥を生成しなくても抵抗増大に深刻な影響を与える可能性があることがわかる。

用語解説

注1) シリコンカーバイド(SiC)

炭素とケイ素から構成される半導体材料。シリコンよりもバンドギャップの幅が広く、窒化ガリウム(GaN)と並んで、次世代パワーデバイス用材料として期待されている。

注2) しきい電圧

電界効果型トランジスタにおいて、オン/オフ切り替え時にゲート電極にかかる電圧。

注3) ゲート絶縁膜

電界効果型トランジスタにおいて、オン/オフの制御を行うゲート電極と、電子やホールといったキャリアが流れる基板部を絶縁する膜。

注4) 第一原理シミュレーション

経験的なパラメータを一切用いることなく、量子力学の基本方程式のみを用いて電子の動きを演繹的に予測する方法。

注5) 実空間差分法

従来用いられている平面波関数や原子波動関数を基底関数に用いる計算法とは異なり、空間に散りばめたグリッド上の物理量を直接計算する方法で、超並列計算に適したアルゴリズムと電流等の非平衡現象のシミュレーションができることが特徴。小規模計算サーバでは並列計算による計算速度向上効果は少ないが、スーパーコンピュータ「京」のような大規模計算機では高速計算が可能。

掲載論文

【題名】 Intrinsic origin of electron scattering at the 4H-SiC(0001)/SiO₂ interface

(SiC 固有の性質を起因とする 4H-SiC(0001)/SiO₂ 界面におけるキャリア散乱)

【著者名】 Shigeru Iwase¹, Christopher James Kirkham², and Tomoya Ono³

1 岩瀬滋 筑波大学大学院数理物質科学研究科博士後期課程

2 Kirkham Christopher 筑波大学計算科学研究センター

(現在の所属は物質・材料研究機構ナノ材料科学環境拠点)

3 小野倫也 筑波大学 計算科学研究センター

【掲載誌】 Physical Review B Rapid Communications

DOI: 10.1103/PhysRevB.95.041302

問い合わせ先

小野 倫也(おの ともや)

筑波大学 計算科学研究センター 准教授

〒305-8572 茨城県つくば市天王台 1-1-1