

抵抗変化型メモリの書き換えばらつき抑制を実現

研究成果のポイント

1. 伝導性フィラメントのリフレッシュモデルを提案しました。
2. このリフレッシュモデルを書き換えのアルゴリズムに反映させ、人為的なリフレッシュ導入によりばらつきの低減を実証しました。
3. 素子動作の精密制御と高機能化の進展が期待されます。

筑波大学数理物質系の大毛利健治准教授(研究当時、現株式会社デバイスラボ代表取締役)らのグループは、パナソニックセミコンダクターソリューションズ株式会社と共同で、高速かつ低消費電力の次世代メモリである不揮発性抵抗変化型メモリ(ReRAM: Resistive Random Access Memory)において、書き換え時にばらつきが生じる現象のモデルを提案し、それに基づいて書き換えばらつきの抑制を実証しました。

ReRAMは、構造の単純性と高速で低電圧での書き換えが可能であることから、次世代不揮発性メモリとして最も有望な素子の一つです。素子中にナノスケールで形成したフィラメントの電気伝導度を制御することでオン・オフ状態を切り替えて書き換えを行いますが、その際にイオンや酸素欠損の移動を伴うため、書き換え毎に原子スケールでの構造が異なり、それによって書き換えばらつきが生じます。このばらつきが大きくなると、オン・オフ状態の抵抗比が悪化して信頼性が低下します。書き換えばらつきは、自発的に増減を繰り返すことがあり、それをリフレッシュ現象と呼びます。

本研究では、フィラメントの自発的なリフレッシュ現象のメカニズム考察を行い、それに基づいて、ばらつきが大きくなる前に人為的にリフレッシュを導入することにより、ばらつきの抑制に成功しました。また、低周波雑音分光という手法を用いて、ReRAM素子中の活性化エネルギー準位分布を初めて明らかにしました。これにより、今後、ばらつき要因のさらなる解明やアナログ動作の精密制御等の進展が期待されます。

本研究成果は、2017年6月5日から8日に京都で開催されるVLSI Symposia on Technology and Circuitsにおいて発表されます(発表日時:6月7日10時30分、講演番号:T7-1)。

* 本成果は、筑波大学とパナソニックセミコンダクターソリューションズの共同研究(平成26年度から平成28年度)を通して得られました。

* 本成果の一部は、科学技術振興機構(JST)の「大学発新産業創出プログラム(START)」(採択課題「LSIの動作信頼性向上に寄与する半導体素子の雑音計測技術の事業化」研究代表者:筑波大学・教授 蓮沼隆)による研究成果を利用しています。

* 株式会社デバイスラボは、START事業の支援を受けて平成29年4月に創業した筑波大学発ベンチャーです。

研究の背景

情報化社会において情報処理や通信における電力需要は、今後も爆発的に増大を続けていくことが予想され、低消費電力化が課題です。データサーバーにおいては、これまで大容量メモリであるハードディスクが用いられてきましたが、より低電力でしかも高速である NAND フラッシュメモリへと置き換えが進んでいます。しかしながら、メインメモリとして用いられる DRAM と NAND フラッシュメモリのアクセス時間は依然として 3 桁以上の差があります。この差を埋める、より高速で低消費電力の次世代メモリはストレージクラスメモリと総称され、本研究対象の ReRAM (抵抗変化型メモリ) は、PCM (相変化型メモリ)、STT-MRAM (スピン注入型磁気メモリ) と並んで、その最も有力な候補の一つです。

この ReRAM をストレージクラスメモリとして実用化するために解決すべき課題の一つとして、素子間のばらつき、または同一素子内での書き換えばらつきの抑制が挙げられます。これは ReRAM が、(1) フォーミングと呼ばれるナノスケールの絶縁破壊現象により伝導性フィラメントを形成する過程、そして (2) オン・オフ状態の書き換え時にイオンや酸素欠損の質量移動を伴う過程を動作原理としていることによります。この二つの過程は共に確率的現象であり、書き換えのサイクル毎に原子スケールで同一構造を維持・再現することが困難です。

本研究では、この書き換えばらつきが生じるメカニズムを明らかにし、これを抑制する方法を検討しました。

研究内容と成果

図 1 (左図) に ReRAM を 10 万サイクル書き換えた時の特性を示します。青が電流値の大きい (抵抗値の低い) LRS という状態で、赤が電流値の低い (抵抗値の高い) HRS という状態です。図 1 (右図) はばらつきの大きさを表す電流値の標準偏差です。ばらつきの大きさは、書き換えサイクルに対して、増減を繰り返していることがわかります。これが本発表でリフレッシュと呼ぶ現象であり、ばらつきの増減に伴って標準偏差の値が、0.5 から 4 μA 付近まで大きく変化していることがわかります。標準偏差が大きくなるほど、電流値の分布範囲が大きくなり、これがメモリ動作の不安定化の原因となります。

この電流値の大きな分布の要因を検討するため、低周波雑音分光法を用いて、ReRAM 素子中で電流揺らぎの要因となる欠陥準位の活性化エネルギーを調べました。複数の試料から得られた活性化エネルギーの分布 (図 2) は低いエネルギーから 0.6 eV までほぼ連続的に観測され、エネルギーが大きくなるに従って頻度が減少しています。これは、ReRAM に用いられる高誘電体薄膜中で様々なエネルギー準位の欠陥形成が可能であることを示しています。すなわち、イオン結合状態、酸素欠損、および電子トラップが、ナノスケールでの幾何学的結合状態も含めて様々な状態を取り、それらが電流経路に直接的に影響を及ぼし、ReRAM におけるばらつきが生じると考えることができます。

次に、リフレッシュ現象について検討しました。書き換え回数の増加によりフィラメント径が増大し、さらに、LRS におけるフィラメント中の酸素欠損の占有率が低下することで、ばらつきが大きくなると考えられます。ReRAM 素子の HRS 及び LRS への書き換えは、上部電極に対してそれぞれ正と負の電圧印加によって、フィラメント近傍の酸素イオン (2 価の陰イオン) を出し入れすることで行います。そこで本研究では、増大したフィラメント領域では電界効果によるイオンの出し入れが困難であることに着目し、図 3 に模式的に示すように、最初に負電圧を印加して意図的に占有率を増大させ、その条件下で正電圧のリフレッシュパルスを印加することで、増大したフィラメント径の修復を試みました。

この人為的なリフレッシュを実証するため、書き換え動作に、ばらつき検証とリフレッシュの導入のアルゴリズムを組み込みました (図 4)。比較のため、導入するパルスは (1) 正電圧のみ、(2) 負電圧のみ、(3) リフレッシュモデルに基づいた負電圧印加後の正電圧パルス、の 3 通りで行いました。その結果、(3) の条件 (図 5 (b)) では、平均パルス数 2.0 回で意図的なリフレッシュを容易に導入できたのに対して、(1) の条件では、リフレッシュ導入に要したパルス数は多くなりました (平均パルス数 31.4 回)。正電圧のみでのリフレッシュ導入が困難であるというこの結果は、前述

のリフレッシュモデルを良く説明するものであり、正電圧パルスによって酸素イオンで欠損充填する前に、負電圧パルスで欠損の占有率を高めておくことが、重要であることを示唆しています。また、負電圧のみでもリフレッシュ導入が可能(平均パルス数 6.4 回)ですが、これは、リフレッシュパルス直後の正電圧の書き換えパルスでリフレッシュが導入されているためと考えられます。このリフレッシュパルス導入のアルゴリズムを実装することにより、書き換えばらつきをある閾値以下に保ちながら、安定したメモリ動作を実現できると期待されます。

今後の展開

ReRAM の書き換えばらつきに関して、フィラメントのリフレッシュモデルを提案し、それに基づいた意図的なリフレッシュ導入を実現しました。このモデルに基づいて、数値シミュレーションを行うことでモデルの精緻化が期待できます。また、フィラメント状態をモニタリングした上で様々なパルスを入力するアプローチは、ReRAM 素子のアナログ動作やメモリスト機能の実現に不可欠な手法であり、今後のさらなる制御性向上や新機能の実装につながります。

さらに、ReRAM のフィラメント状態変化による伝導度制御と質量移動機構は、脳における信号伝達を担うシナプスと多くの類似性があり、将来、脳型コンピューティングにおいて学習機能の実現にも寄与すると考えられます。

参考図

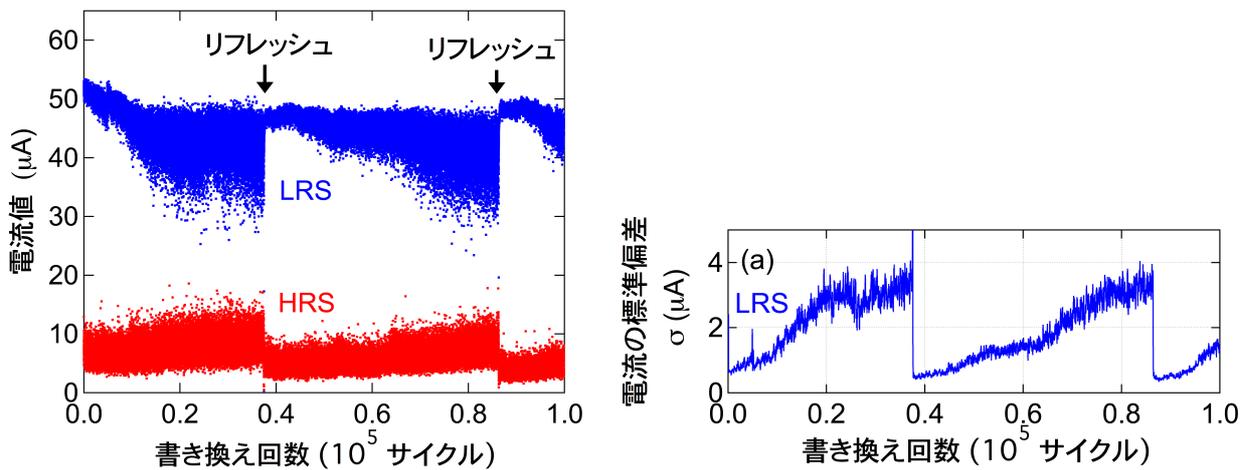


図 1 ReRAM の書き換え特性(左図)とリフレッシュ現象(右図)

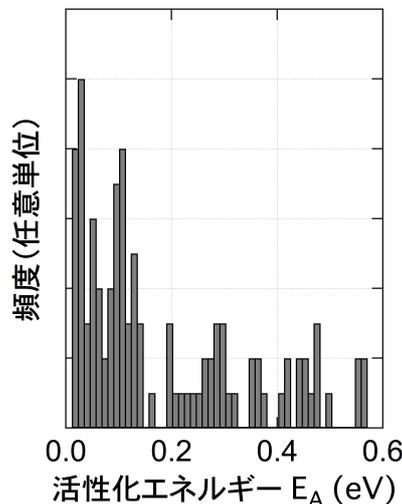


図 2 低周波雑音分光により観測された活性化エネルギー分布

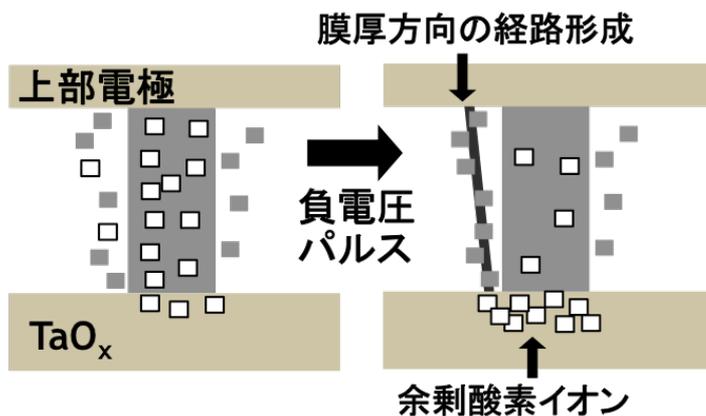


図 3 フィラメントリフレッシュの模式図(LRS)。(左)増大したフィラメント領域では膜厚方向の電界が効果的に印加されないため、酸素欠損の占有率が低下し、サイクル毎にばらつきが増大してしまう。(右)負の電圧を印加することで、増大したフィラメント領域の酸素イオンを下部へ追いやり、酸素欠損の占有率を大きくした上で、正の電圧を印加することで、効果的な酸素イオンによる欠損充填を可能にする。

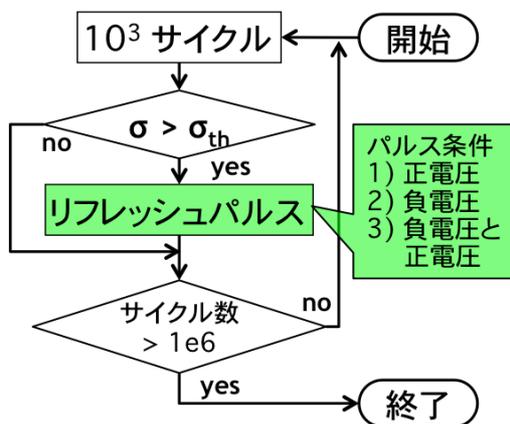


図 4 人為的なリフレッシュ導入のためのフローチャート

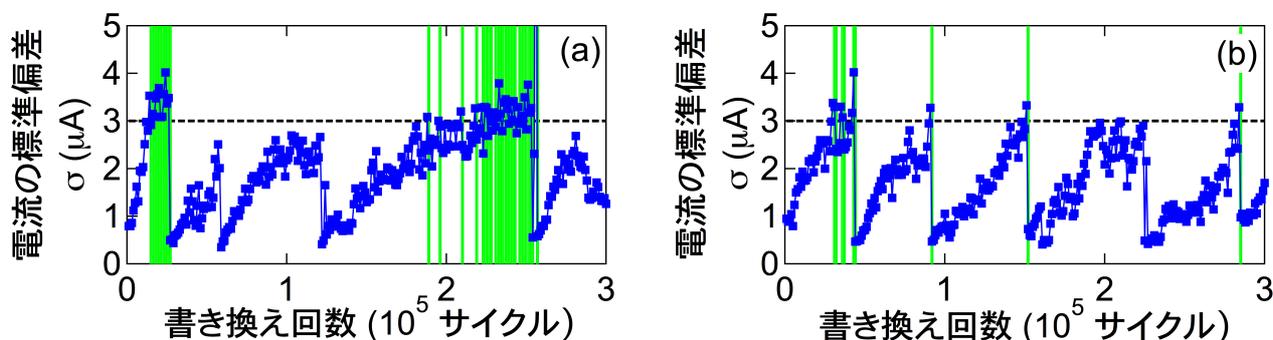


図 5 リフレッシュパルス導入時のばらつきの変化。電流値のばらつきを書き換え中にモニタリングし、閾値(3 μA)を超えた場合に、リフレッシュパルスを印加する。(a)正電圧パルスのみ印加(b)負電圧パルスの後、正電圧パルスを印加。

用語解説

注1) NAND フラッシュメモリ

現在の携帯端末や USB メモリで主に用いられており、電源供給をしなくても記憶を保持する不揮発性のメモリです。

注2) DRAM (Dynamic Random Access Memory)

電源供給により記憶を保持する揮発性メモリの一種で、動作中のメインメモリとして用いられます。

注3) 低周波雑音分光法

被測定物の温度を変化(例えば 4 K から 300K まで)させながら、約 1Hz から 100kHz の低周波帯域で雑音スペクトルを取得します。着目するいくつかの周波数で雑音スペクトル強度の温度依存性を調べることにより、材料に存在する欠陥での生成・再結合に起因する雑音強度のピークを検出することができます。

注4) メモリスタ

1971 年に L. Chua により提案された(当時は)仮想的な素子で、状態に依存して抵抗値が変化する 2 端子の受動素子です。2008 年に存在が実証され演算装置として利用できることから、急速に研究が進んでいます。印加電圧によって抵抗値を制御する ReRAM も、メモリスタの一種と考えることができます。

発表論文

【国際学会名】VLSI Symposium on Technology

【会期、場所】2017 年 6 月 5 日～8 日、京都リーガロイヤルホテル

【タイトル】 Reduction of Cycle-to-Cycle Variability in ReRAM by Filamentary Refresh
(ReRAM のフィラメントリフレッシュを利用した書き換えばらつきの抑制)

【著者】 K. Ohmori [1], A. Shinoda [1], K. Kawai [2], Z. Wei [2], T. Mikawa [2], and R. Hasunuma [1]
[1] 筑波大学、[2] パナソニックセミコンダクターソリューションズ株式会社

問合わせ先

蓮沼 隆(はすぬま りゅう)

国立大学法人筑波大学 数理物質系 准教授

大毛利 健治(おおもり けんじ)

株式会社デバイスラボ 代表取締役