



2023年12月11日

報道関係者各位

慶應義塾大学
筑波大学

40量子ビット以上のシミュレーションが可能な スケーラブルなプラットフォームの開発 —スパコン占有が必要なシミュレーションを低コストで実現—

慶應義塾大学大学院理工学研究科のウェイ・カイジ特任助教と同大学理工学部情報工学科の天野英晴教授、筑波大学大学院理工情報生命学術院博士後期課程2年の庭瀬稜平、同大学システム情報系の山口佳樹准教授らの研究グループは、40量子ビット以上の状態ベクトル型の量子コンピュータシミュレーションを実行できるボードを開発しました。このボードは書き換え可能なLSIであるFPGAにSATA規格のディスクを32個接続した構成で、比較的安価かつ設置のしやすさから、研究室等においても最大43量子ビットのシミュレーションが可能になります。

開発したボードは2023年12月、パシフィコ横浜で開催される国際会議FPT'23、東京フォーラムで開催されるKEIO TECHNO-MALL2023（第24回慶應科学技術展）、シンガポールで開催される国際会議MCSoc2023で、デモンストレーションと論文発表が予定されています。

1. 本研究のポイント

- ・スパコン占有が必要な40量子ビットを超える状態ベクトル方式のシミュレーションを単一のボードで実行可能
- ・中規模の書き換え可能LSIと安価なSATAディスクを利用して実現
- ・個人環境で大規模量子コンピュータシミュレーションが可能になり、量子アルゴリズム開発を加速

2. 研究背景

現在、量子ゲート型量子コンピュータ^{*1}は、量子の制御の正確性やノイズの問題により、正しい結果を得ることが難しく、そのアルゴリズム開発にはシミュレーションが欠かせません。シミュレーション方式のうち、状態ベクトル型の量子コンピュータシミュレーションは、量子の取り得る状態の全ての組み合わせの確率を計算することから、正確なシミュレーションが可能で、現在もとてもよく利用されています。しかしNビットの量子ビットをシミュレーションするためには、 2^{N+4} Byteのメモリが必要です。このため、40量子ビットを超える規模のシミュレーションを行うためには、16TiBを越える量のメモリを同時にアクセスする必要があり、スーパーコンピュータを一定時間占有する必要があります[1]。このため、多くの量子コンピュータ研究者にとって大規模なシミュレーションを行うこと自体が難しいという問題がありました。

3. 研究内容・成果

FPGA (Field Programmable Gate Array) ^{*2}は書き換え可能なLSI (Large Scale Integration : 大規模集積回路) で、比較的安価に大規模な論理回路を実現できます。これに、フラッシュROMを用いたSSD (Solid State Drive) 方式のSATA (Serial ATA) ^{*3}規格のディスクを直接接続するこ

とにより、膨大なメモリ量を同時に扱う論理回路を構成できます。開発した FPGA ボードは、8TB の SATA ディスクを 32 枚直結し、直接ハードウェアで量子ビット操作に相当する演算を行うことで、最大 43 量子ビットのシミュレーションを単独で実行することができます。写真に示すように、卓上に簡単に設置でき、ボードと SATA ディスク代を含めて 400 万円程度ですので、研究室レベルで占有して使うことができます。大阪大学で開発したフリーソフトの量子コンピュータシミュレータ Qulacs[2] を元に主要なゲート操作に相当する演算を行うハードウェアを開発し、対象のシミュレーション毎に入れ替えることで、安価な FPGA を用いても豊富な機能を実行することができます。SATA ディスクは、スーパーコンピュータの主記憶に比べて遅いため、セクタ単位のデータアクセスの工夫や、対象量子ビットが連続する場合はディスクに書き戻さなくても良いなどの工夫を行っています。その結果、40 量子ビットのシミュレーションが 3 時間程度で実行できます。FPGA に SATA ディスクを直結したボードは、本研究グループで開発したもの以外は前例がなく、エッジ分野でのビッグデータの扱いなど、量子コンピュータシミュレーション分野以外での利用も期待されます。開発したボードは 2023 年 10 月 25 日～27 日に幕張メッセで開催された第 4 回量子コンピューティングタ EXPO【秋】で展示され、2023 年 12 月には、パシフィコ横浜で開催される国際会議 FPT' 23、東京フォーラムで開催される KEIO TECHNO-MALL2023（第 24 回 慶應科学技術展）、シンガポールで開催される国際会議 MCSoc2023 で、デモンストレーションと論文発表が予定されています。



写真：開発した FPGA ボード

4. 今後の展開

現在、実行時間が長いのが欠点ですが、これは安定に長時間動作させるため SATA Rev. 2.0 方式を用いているのが一因です。SATA Rev. 3.0 以降の方式にすることで実行時間の大幅な改善が期待できます。また、FPGA 上のハードウェアを用いてデータを圧縮することでディスクアクセス効率を高める研究も行っています。さらに、NVMe に代表される高速なインターフェースを採用して実行時間を短縮する研究も進行中です。安定した動作ができれば、科学技術振興機構（JST）共創の場形成支援プログラム（COI-NEXT）による「サステイナブル量子 AI 研究拠点」で、実際に量子コンピュータ研究者に利用していただきたいと考えています。

※本研究は、科学技術振興機構（JST）共創の場形成支援プログラム「量子ソフトウェアと HPC・シミュレーション技術の共創によるサステイナブル AI 研究拠点」（代表者：東京大学大学院理学系研究科 藤堂眞治教授、課題番号：JPMJPF2221）の支援を受けたものです。

<参考文献>

[1] Y. Hong, et al.: “Implementation of an Quantum Circuit Simulator using Classical Bits,” 2022 IEEE 4th International Conference on Artificial Intelligence Circuits and Systems (AICAS), pp. 472-474 (2022)

[2] Y. Suzuki, et al.: “Qulacs: a fast and versatile quantum circuit simulator for research purpose,” Quantum, 5, 559. (2021)

<原論文情報>

[A] Niwase Ryohei, Harasawa Hikaru, Yamaguchi Yoshiki, Wei Kaijie, Amano Hideharu, and Miyoshi Takefumi: Enormous-Scale Quantum State Vector Calculation with FPGA-accelerated SATA storages, International Conference on Field Programmable Technology 2023, 2 pages, Dec. 2023.

[B] Wei Kaijie, Niwase Ryohei, Amano Hideharu, Yamaguchi Yoshiki, and Miyoshi Takefumi: A state vector quantum simulator working on FPGAs with extensible SATA storage, International Conference on Field Programmable Technology 2023, 2 pages, Dec. 2023.

[C] Niwase Ryohei, Harasawa Hikaru, Yamaguchi Yoshiki, Wei Kaijie, and Amano Hideharu: A cost/power efficient storage system with directly connected FPGA and SATA disks, IEEE International Symposium on Embedded Multicore/Many-core Systems-on-Chip, 8 pages, Dec. 2023.

<用語説明>

※1 量子ゲート型量子コンピュータ：量子ビットを用いて情報処理し、量子ゲート操作を用いて問題を解くコンピュータ。量子ビット0と1の両方の状態を同時に持つことができ、量子の重ね合わせやもつれといった現象を利用して高度な計算を高速に行う。

※2 FPGA (Field Programmable Gate Array)：書き換え可能なLSIで、構成情報を変更することで、様々な論理回路を実現できる。コンピュータの特定の処理を高速に行う演算加速装置（アクセラレータ）としても用いられる。

※3 SATA (Serial ATA)：コンピュータで使用される記憶装置（ハードディスクドライブ(HDD)やSolid State Drive (SSD))を接続するためのインタフェース規格。データの送受信を直接行い、安価かつ高い信頼性のデータ転送を提供する。

・研究内容についてのお問い合わせ先

慶應義塾大学 理工学部 情報工学科 教授 天野 英晴 (アマノ ヒデハル)
TEL : 045-580-1576 FAX : 045-580-1576 E-mail : hunga@am.ics.keio.ac.jp

・本リリースの配信元

慶應義塾広報室 (望月)
TEL : 03-5427-1541 FAX : 03-5441-7640
E-mail : m-pr@adst.keio.ac.jp <https://www.keio.ac.jp/>

筑波大学広報局

TEL : 209-853-2040 FAX : 029-853-2014
E-mail : kohositu@un.tsukuba.ac.jp <https://www.tsukuba.ac.jp/>